

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-032234

(43)Date of publication of application : 03.02.1998

(51)Int.Cl.

H01L 21/66

G01N 27/20

H01L 27/12

(21)Application number : 08-187897

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 17.07.1996

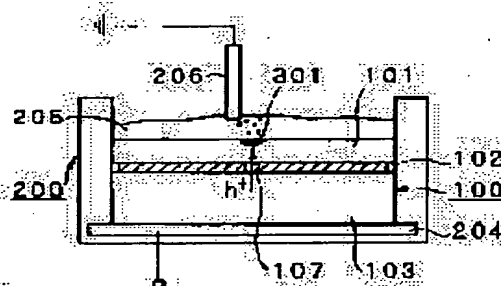
(72)Inventor : ITO AKIKO
KAGEYAMA MOKUJI

(54) EVALUATION OF SOI SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of evaluating an SOI(silicon on insulator) substrate, which can perform evaluation of the insulation properties of an insulating film with good sensitivity, simply and rapidly.

SOLUTION: This method of evaluating an SOI substrate is one to the SOI substrate of a structure, wherein an insulating film 102 is formed between a support substrate 103 and an element active layer 101, the layer 101 is brought into contact with a fluoride-containing aqueous solution 205 to apply a voltage between the solution 205 and the substrate 103 and a porous silicon film 301 is made to form in the surface, which is located over a current pass point penetrating a defect 107 generated in the film 102 formed between the layer 101 and the substrate 103, of the layer 101.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-32234

(43) 公開日 平成10年(1998) 2月3日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/66			H 0 1 L 21/66	K
				Q
G 0 1 N 27/20			G 0 1 N 27/20	Z
H 0 1 L 27/12			H 0 1 L 27/12	E
				T
審査請求 未請求 請求項の数4 O L (全 5 頁)				

(21) 出願番号 特願平8-187897

(22) 出願日 平成8年(1996) 7月17日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 伊 藤 彰 子

神奈川県川崎市幸区堀川町72番地 株式会
社東芝川崎事業所内

(72) 発明者 影 山 もくじ

神奈川県川崎市幸区堀川町72番地 株式会
社東芝川崎事業所内

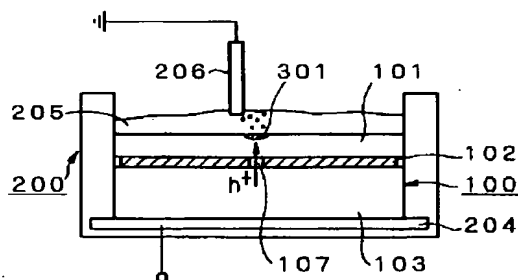
(74) 代理人 弁理士 佐藤 一雄 (外3名)

(54) 【発明の名称】 SOI基板の評価方法

(57) 【要約】

【課題】 絶縁膜の絶縁性評価を感度良く簡便かつ迅速に行いうるSOI基板の評価方法を提供する。

【解決手段】 本発明のSOI基板の評価方法は、支持基板103と素子活性層101との間に絶縁膜102が形成されているSOI基板に対するものであって、素子活性層101を弗化物を含有する水溶液205に接触させて、水溶液205と支持基板103との間に電圧を印加し、素子活性層101と支持基板103との間に形成された絶縁膜102に生じた欠陥107を貫通する電流バス点上にある素子活性層101の表面に、ポーラスシリコン301を形成させる。



【特許請求の範囲】

【請求項1】支持基板と素子活性層との間に絶縁膜が形成されているSOI基板の評価方法において、前記素子活性層を弗化物を含有する水溶液に接触させて、前記水溶液と前記支持基板との間に電圧を印加し、前記絶縁膜に生じた欠陥を貫通する電流バス点上にある前記素子活性層の表面に、ポーラスシリコンを形成させるSOI基板の評価方法。

【請求項2】前記弗化物は弗化水素酸であることを特徴とする請求項1に記載のSOI基板の評価方法。

【請求項3】前記弗化水素酸を含有する水溶液として、エタノール、メタノールおよびこれらの混合物からなる群から選択された少なくとも1種類からなる物質を用い、かつ弗化水素酸の含有量が1～55%の範囲であることを特徴とする請求項2に記載のSOI基板の評価方法。

【請求項4】前記素子活性層上に形成されたポーラスシリコンをカウントすることにより前記SOI基板の絶縁膜の欠陥密度を評価することを特徴とする請求項1～3のいずれかに記載のSOI基板の評価方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコン基板に酸素イオンを高濃度で注入し、熱処理して埋め込み酸化膜（絶縁膜）を形成する方法（SIMOX法）により形成されたSOI基板の評価に関するもので、特にSOI基板の絶縁膜に存在するピンホールの評価に使用されるものである。

【0002】

【従来の技術とその課題】絶縁層（絶縁膜）を介して支持基板及び素子活性層が一体化されたSOI（Silicon On Insulator）基板は、接合容量の低減、短チャネル効果の抑止等が可能であることから次世代用基板として開発が進んでいる。

【0003】SOI基板の製造方法として、シリコン基板に酸素イオンを高濃度で注入し、熱処理して埋め込み酸化膜（絶縁膜）を形成する方法（SIMOX法）が知られている。

【0004】このように形成されたSOI基板の評価項目としては基板の反りやスリップ、素子活性層の結晶欠陥、重金属汚染不純物および酸素濃度といった従来の基板と同様の項目の他に、素子活性層および絶縁酸化膜の膜厚制御、界面ラフネス、酸化膜のピンホール密度等がある。その中でも埋め込み酸化膜の絶縁性の確保は、デバイスの微細化、高速化、および高信頼性のために極めて重要である。

【0005】SOI基板の埋め込み酸化膜の絶縁性評価手法としては大きく分けて以下の3つの手法が挙げられる。

【0006】第1の手法は、透過型電子顕微鏡（TE

M）等の顕微鏡を用いて直接酸化膜の欠陥やピンホールを観察するものである。この手法は欠陥やピンホールの形状について詳細な情報を得ることができる。しかし、SOI基板全面を走査しなければならない、一回の測定に時間がかかること、また観察対象物の密度が低いとそれを探し出すのが非常に困難であること、という大きな問題がある。

【0007】第2の手法としては、SOI基板上に実際にパターンを形成してデバイスを製造し、その電気的特性を調べる手法が挙げられる。しかしこの手法も電気的性質について詳細な情報が得られるものの、パターン形成に手間がかかる、または電気的特性がパターン形成時の影響を受ける可能性がある、という問題が存在する。

【0008】第3の手法としては、例えば、梶山ら、第55回応用物理関係連合講演会予稿集20a-ZE-1 p673（1994）に開示されている技術である。

【0009】この方法は、例えばCuSO₄溶液をSOI基板の素子活性層に接触させ、SOI基板にバイアス電圧をかけ電流バスが生じた所にCuを、以下の化学式



により反応させて、Cuを析出させマーキングするものである。この手法は前記2つの手法に比べ簡便かつ迅速な手法であるが、電流バスが小さい場合、Cuの析出が少なくなるため感度の面で問題がある。

【0010】そこで、本発明の目的は、絶縁膜の絶縁性評価を感度良く簡便かつ迅速に行いうるSOI基板の評価方法を提供することにある。

【0011】

【課題を解決するための手段】本発明のSOI基板の評価方法は、支持基板と素子活性層との間に絶縁膜が形成されているSOI基板の評価方法に関するものであって、素子活性層を弗化物を含有する水溶液に接触させて、水溶液と支持基板との間に電圧を印加し、絶縁膜に生じた欠陥を貫通する電流バス点上にある素子活性層の表面に、ポーラスシリコンを形成させる。

【0012】本発明のSOI基板の評価方法は、弗化物が弗化水素酸であることを特徴とする。

【0013】本発明のSOI基板の評価方法は、弗化水素酸を含有する水溶液として、弗化水素酸、エタノール、メタノールおよびこれらの混合物からなる群から選択された少なくとも1種類からなる物質を用い、かつ弗化水素酸の含有量が1～55%の範囲であることを特徴とする。

【0014】本発明のSOI基板の評価方法は、素子活性層上に形成されたポーラスシリコンをカウントすることによりSOI基板の絶縁膜の欠陥密度を評価することを特徴とする。

【0015】このように、SOI基板の素子活性層を弗化水素酸を含有した水溶液に接触させ支持基板側から電圧を印加する。絶縁層にピンホール等の欠陥が存在する

場合、電流は欠陥からリークする。そのため絶縁層の欠陥上の素子活性層にも電流が流れ、弗化水素酸と反応しポーラスシリコンが形成される。この素子活性層上に形成されたポーラスシリコンをカウントすることにより、SOI基板の絶縁層の評価を行うことができる。

【0016】これにより、SOI基板の絶縁膜の絶縁性評価を感度良く簡便かつ迅速に行うことができる。

【0017】

【発明の実施の形態】以下、本発明に係るSOI基板の評価方法の第1の実施の形態を図1および図2を参照して説明する。

【0018】図1はこの形態により、SOI基板上に欠陥に対応したポーラスシリコンを析出させた状態を示す断面図であり、図2はこの形態によりSOI基板上にポーラスシリコンを析出させた状態を示す平面図である。

【0019】SOI基板100は、絶縁層すなわち埋込み酸化膜102により、支持基板103と素子活性層101とに分離されている。埋込み酸化膜102は、シリコンウエハに酸素イオンを注入し、その後熱処理することにより形成される。

【0020】埋込み酸化膜102には、酸素イオン注入時に、素子活性層101に存在するよごれ（パーティクル）がマスクとなって、酸素イオンが注入されない領域が生じ、これが欠陥（ピンホール）107の発生原因となる。

【0021】このピンホール107を検出するために、SOI基板100を、底面に第1のPt電極204を有するテフロン容器200に固定する。次にSOI基板100



のように反応し、ポーラスシリコン301が形成される。

【0026】電圧を印加してから5分後に、シリコンウエハをテフロン容器200から外して、素子活性層101上に形成されたポーラスシリコン301をカウントすることによりSOI基板の絶縁膜のピンホール密度および面内分布、大きさの評価が可能となる（図2参照）。

【0027】図3（a）は、第1の実施の形態により、異なるメーカーのウエハを用いて、あるドーズ量のSIMOX/SOIウエハ（A～D）のピンホール密度を評価した結果を示す図表である。また図3（b）は、図3（a）で示したものと同一ウエハを、従来の技術により、ピンホール密度を評価した結果を示す図表である。

【0028】ウエハAとウエハBとがX社製、ウエハCがY社製、ウエハDがZ社製のものであり、またウエハAとウエハBとが低濃度のドーズ量（ $0.4 \times 10^{13} \text{ cm}^{-2}$ ）、ウエハAとウエハBとが高濃度のドーズ量（ $1.8 \times 10^{13} \text{ cm}^{-2}$ ）のものである。

【0029】ウエハの種類によってピンホール密度がかなり異なり、またこの実施の形態によりピンホールがよ

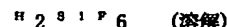
*00の素子活性層101上に47%の弗化物、例えばHF（弗化水素酸）の水溶液または弗化水素酸：エタノール1：1の水溶液205を満たす。なお、弗化水素酸を有する水溶液には、エタノール、メタノール及びこれらの混合物からなる群から選択された少なくとも1種類からなる物質であればよい。また、弗化水素酸の含有量としては、水溶液の1～55%の範囲であることが好ましい。この弗化水素酸の含有量と後述するポーラスシリコンの形成の有無との関係を図6の図表に示す。

【0022】なお、素子活性層だけでなく、支持基板103側も水溶液205に接触させても問題ない。

【0023】次にHF水溶液205中に第2のPt電極206を差し込み、第1のPt電極204に0Vの電圧を印加し、第2のPt電極206の電極には25Vの電圧を5分間印加する。この作業は室温で行うが、温度は0～40℃の範囲であれば問題ない。また、第1のPt電極204と第2のPt電極206との間に印加する電圧は1mV～50Vの範囲が好ましい。

【0024】この時、埋込み酸化膜102は絶縁体であるため、もし埋込み酸化膜102にピンホールが存在しなければ、支持基板103と素子活性層101との間に電流は流れない。

【0025】しかし、もしピンホール107が存在すれば、ホールhがピンホール107を通過するため、電流バスが生じる。この電流バスにより、素子活性層101のピンホール107に対応する位置の表面で、シリコンと弗化水素酸が以下の化学式



り精密に検出できることがわかる。

【0030】なお、ポーラスシリコンの検出を顕微鏡を使用して行っても良く、これにより小さなポーラスシリコンを検出できる。

【0031】また図4に示すように、発光源501から、SOI基板100の表面全体を走査する光を照射して、SOI基板100の表面からの反射光を受光器502で受け、計数器503で反射光の中でポーラスシリコン301からの発光を検出し、カウントしても良い。

【0032】このように、SOI基板の素子活性層と弗化水素酸を含有する水溶液を接触させた状態で、支持基板側から電圧を印加し、絶縁層のバス電流点上の素子活性層をポーラスシリコンを析出させることにより簡便、迅速かつ感度良くSOI基板の絶縁層の絶縁性評価が可能となる。

【0033】以上、SOI基板の埋込み酸化膜に生じる欠陥の評価について述べたが、図5の断面図に示すように、シリコン基板404上に形成したゲート酸化膜403の欠陥を検出する際にも適用できる。

【0034】図示するように、その表面にゲート酸化膜

403とポリシリコンゲート402とを形成したシリコン基板404を、47%のHF（弗化水素酸）水溶液205の中に、ゲート酸化膜403がHF溶液205に接触しないように浸し、シリコン基板404の裏面を端子405から正の電圧を印加して、ポーラスシリコン301を析出させ、ゲート酸化膜403中のピンホール407を検出することもできる。

【0035】このように、本発明はSOI基板の絶縁層に生じる欠陥だけでなく、ゲート酸化膜に生じる欠陥に対する評価もできるものである。

【0036】

【発明の効果】本発明によれば、より簡便、迅速かつ感度良くSOI基板の絶縁層の絶縁性評価が可能になる。

【図面の簡単な説明】

【図1】本発明によるSOI基板の評価方法の実施の形態を説明する断面図。

【図2】本発明による実施の形態を適用した結果を示すSOI基板の平面図。

【図3】本発明による実施の形態及び従来技術を用いて、異なるメーカーのウエハを用いて、あるドーズ量のS*20

*IMOX/SOIウエハのピンホール密度を評価した結果を示す図表。

【図4】SOI基板からの反射光によりピンホールを検出する方法を説明する図。

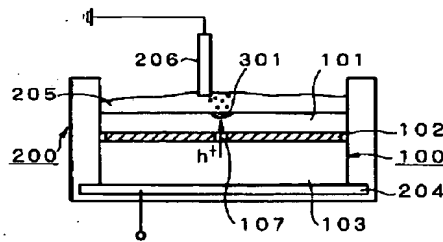
【図5】本発明の実施の形態をゲート酸化膜に適用した状態を説明する断面図。

【図6】弗化水素酸の含有量とポーラスシリコンの形成の有無とを示す図表。

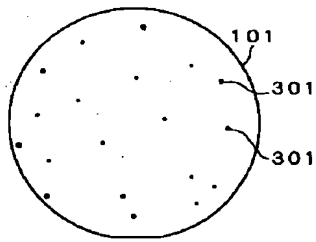
【符号の説明】

- 100 SOI基板
101 素子活性層
102 埋込み酸化膜
103 支持基板
200 テフロン容器
204、206 Pt電極
205、401 弗化水素酸水溶液
107、407 ピンホール
301 ポーラスシリコン
404 シリコン基板
403 ゲート酸化膜

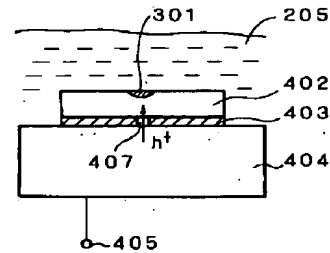
【図1】



【図2】



【図5】



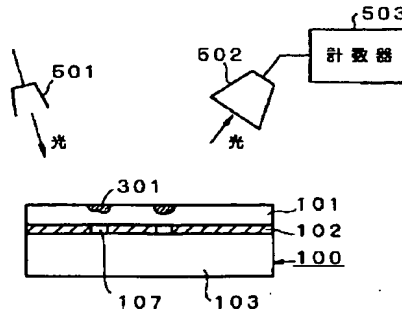
【図3】

基板種別(直径)	ピンホール密度	基板種別(直径)	ピンホール密度
A(4インチ)	21 ³ /cm ²	A(4インチ)	0 ³ /cm ²
B(6インチ)	181 ³ /cm ²	B(6インチ)	8.6 ³ /cm ²
C(6インチ)	211 ³ /cm ²	C(6インチ)	9.7 ³ /cm ²
D(6インチ)	481 ³ /cm ²	D(6インチ)	35 ³ /cm ²

(a)

(b)

【図4】



(5)

特開平10-32234

【図6】

印加電圧25V

HF濃度 (%)	イ-ラスタリングの形成
47	有
24	有
20	有
10	有
5	有
1	無